

**Universitatea Tehnică "Gh. Asachi" Iași**  
**Facultatea Electronică și Telecomunicații**  
**Domeniul: Inginerie Electronică și Telecomunicații**  
**Specializarea: Microelectronică, Optoelectronică și Nanotehnologii**  
**Forma de învățământ: zi      Anul de studii: 4      Anul universitar: 2007/2008**

**P R O G R A M A   A N A L I T I C Ă**  
a disciplinei: **Bazele Tehnologice ale microelectronicii 2**

- 1. Titularul disciplinei:** s. l. ing. Romeo GHINEA
- 2. Tipul disciplinei:** DI (cod ETcDIS402M)
- 3. Structura disciplinei:**

Semestrul	Numărul de ore pe săptămână				Forma de evaluare finală	Numărul de ore pe semestru				
	C	S	L	P		C	S	L	P	Total
6	3	-	2	-	E	42	-	28	-	70

**4. Obiectivele cursului:**

- familiarizarea cu operațiile tehnologice de baza implicate in realizarea circuitelor integrate monolitice bipolare si MOS
- familiarizarea cu operatiile tehnologice de baza implicate in realizarea circuitelor integrate hibride cu pelicule subtiri si cu pelicule groase
- prezentarea pricipalelor metode de incapsulare si ermetizare a circuitelor integrate

**5. Concordanța între obiectivele disciplinei și obiectivele planul de învățământ:**

Disciplina de “Bazele Tehnologice ale Microelectronicii 2” vizează pregătirea tehnică de specialitate pentru studenții facultății de Electronică și Telecomunicații de la secția “Microelectronică, Optoelectronică și Nanotehnologii”. Se bazează în special pe cunostiințele acumulate la disciplinele “Bazele Tehnologice ale Microelectronicii 1” și “Dispozitive electronice”, oferind baza de cunostiințe pentru disciplinele aplicative de la această secție referitoare la proiectarea circuitelor integrate.

**6. Rezultatele învățării exprimate în competențe cognitive, tehnice sau profesionale**

Studenții capătă competențe în proiectarea de dispozitive pasive și active, în condiții de cunoaștere a procesului tehnologic de realizare, în aplicarea unor tehnici specifice de proiectare a măștilor pentru circuite analogice și pentru circuite digitale, în manipularea unor instrumente de proiectare și verificare, și în înțelegerea conexiunilor dintre limitările tehnologice inerente și performanțele dispozitivelor și circuitelor realizate.

**7. Proceduri folosite la predarea disciplinei:**

Mod de predare: expunere teoretică.

Susținere laborator: exemple de proiectare și verificare a unor circuite plecând de la documentația tehnică specifică procesului tehnologic BiCMOS utilizat.

Nivelul de predare, atat teoretic cât și aplicativ, se adaptează la nivelul de pregătire și înțelegere a studenților rezultat din dialogul pe durata cursului și a orelor de aplicații, vizând aducerea unui număr cât mai mare de studenți la nivelul necesar acumulării competențelor disciplinei.

## 8. Sistemul de evaluare:

*Evaluarea continuă:*

*Activitatea la seminar / laborator / proiect / practică*

Ponderea în nota finală: 20%

*Testele pe parcurs*

Ponderea în nota finală: \_\_\_\_%

*Lucrări de specialitate*

Ponderea în nota finală: \_\_\_\_%

*Evaluarea finală:* (Se precizează: examen sau colocviu.)

Ponderea în nota finală: 80%

Proba(ele):

Teză cu 4 subiecte teoretice, cu pondere egală, fără acces la documentație.

## 9. Conținutul disciplinei:

a) Curs

### 1. (2h) Introducere

### 2. (10 h) Tehnologia circuitelor integrate monolitice cu tranzistori bipolari.

- Construcția tranzistoarelor bipolare.
- Izolarea elementelor circuitelor integrate cu ajutorul joncțiunilor p-n polarizate invers (tehnologia standard cu ajutorul bazei și colectorului), izolarea cu dielectrice, izolarea combinată (VIP și IZOPLANAR).
- Construcțiile și calculul rezistoarelor și condensatoarelor în circuitele integrate bipolare.
- Metode de conectare diodică a tranzistoarelor bipolare.
- Tehnologia I2L.

### 3. (16 ore) Tehnologia circuitelor integrate monolitice cu tranzistori bipolari.

- Procese de bază în tehnologia circuitelor MOS integrate pe scară largă (VLSI).
- Depunerea polisiliciului.
- Planarizarea și autoalinierarea.
- Metode de izolare a tranzistoarelor MOS în VLSI.
- Tehnologia p-MOS standard și tehnologii p-MOS actuale.
- Tehnologia n-MOS de bază și tehnologii n-MOS avansate.
- Tehnologia CMOS cu poartă din Al și polisiliciu.
- Tehnologia DMOS și VMOS.
- Tehnologia de metalizare multistrat în VLSI.
- Limitele de integrare în tehnologia VLSI

### 4. (12 ore) Tehnologia circuitelor integrate hibride cu pelicule subțiri.

- Materiale pentru suporturi și purificarea lor.
- Materiale rezistive și dielectrice.
- Construcțiile condensatoarelor, rezistoarelor peliculare și calculul lor.
- Depunerea particulelor prin vaporizarea termică în vid și pulverizarea în plasmă.
- Măsurarea grosimii și vitezei de depunere a peliculei.
- Tehnologia măștilor.
- Fluxuri tehnologice de confecționare a circuitelor integrate cu pelicule subțiri.

### 5. (12 ore) Tehnologia circuitelor integrate hibride cu pelicule groase.

- Principii generale de proiectare a topologiei circuitelor integrate hibride cu pelicule groase.
- Proiectarea rezistoarelor, condensatoarelor și conductorilor.
- Componența pastelor.
- Paste rezistive conductoare și dielectrice.

- Construcția sitelor serigrafice.
  - Metode de depunere a pastelor.
  - Construcțiile elementelor active și pasive și interconectarea acestora.
  - Substraturi cu mai multe etaje.
- 6. (4 ore) Metode de încapsulare și ermetizare a circuitelor integrate.**
- Fixarea cristalului sudarea cu ajutorul termocompresiei, ultrasunetului și a laserului.
  - Tehnologia chip-ului întors.
  - Controlul ermetizării.

Total 42 h

### **b) Aplicații**

5. Dispozitive utile și dispozitive parazite în tehnologiile CMOS actuale (2h).
6. Exemplificarea principalelor tehnici de proiectare a layout-ului pentru circuite digitale (CMOS) (6h).
7. Exemplificarea principalelor tehnici de proiectare a layout-ului pentru circuite analogice (CMOS) (12h).
8. Verificări și simulări complexe post-layout (4h).
9. Prezentarea problematicei ESD și a unor tehnici de protecție utilizate în circuitele integrate (4h).

Total 28 h

### **10. Bibliografie selectivă**

- [11]. „Bazele Tehnologice ale Microelectronicii”, curs, format electronic
- [12]. Ion Dima, Ion Munteanu, „Materiale și dispozitive semiconductoare”, Ed. Didactică și Pedagogică, București, 1980
- [13]. Radu M. Barsan, „Fizica și tehnologia circuitelor MOS integrate pe scară mare”, Ed. Academiei, București, 1989
- [14]. Ion Pârvu, „Produse anorganice semiconductoare”, Ed. Tehnică, București, 1997, ISBN 973-31-1109-0
- [15]. Yoshio Nishi, Robert Doering, „Handbook of Semiconductor Manufacturing Technology”, Marcel Dekker, Inc., 2000, ISBN 0-8247-8783-8
- [16]. Peter van Zant, „Microchip Fabrication”, McGraw-Hill, 2000, ISBN 0-07-135636-3
- [17]. Paul Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer „Analysis and Design of Analog Integrated Circuits”, John Wiley & Sons, Inc., 2001, ISBN 0-471-32168-0
- [18]. R.J.Baker, H.W.Li, D.E.Boyce, „CMOS Circuit Design, Layout and Simulation”, IEEE Press, 1998, ISBN 0-7803-3416-7
- [19]. Alan Hastings, „The Art of ANALOG LAYOUT”, Prentice Hall, 2001, ISBN 0-13-087061-1
- [20]. Dan Clein, „CMOS IC Layout”, Newns, 2000, ISBN 0-7506-7194-7

### **Semnături:**

Data: Titular curs: ș.l. ing. Romeo Ghinea  
Titular aplicații: ș.l. ing. Romeo Ghinea