

**PROGRAMA ANALITICĂ**  
a disciplinei  
**Tehnici de proiectare a VLSI digitale**

**1. Titularul disciplinei: Lazăr Alexandru**

**2. Tipul disciplinei: DID403M**

**3. Structura disciplinei:**

| Semestrul | Numărul de ore pe săptămână |   |   |   | Forma de evaluare finală | Numărul de ore pe semestru |   |   |    |       |
|-----------|-----------------------------|---|---|---|--------------------------|----------------------------|---|---|----|-------|
|           | C                           | S | L | P |                          | C                          | S | L | P  | Total |
| 7         | 3                           |   |   | 2 |                          | 42                         |   |   | 28 | 70    |

**4. Obiectivele cursului:**

Înțelegerea particularităților pe care le prezintă funcționarea tranzistoarelor MOS în circuitele digitale realizate în tehnologii submicronice.

Înșușirea modului de proiectare la nivel de circuit, tranzistor și layout a blocurilor fundamentale ce intră în structurile circuitelor combinaționale și secvențiale.

Înțelegerea modului în care se proiectează circuitele dinamice și diferențiale, utilizate în special în sistemele aritmetice de mare viteză.

Înțelegerea modului în care trebuie realizată proiectarea și interconectarea blocurilor funcționale pentru a asigura transferul corect al datelor între acestea

**5. Concordanța între obiectivele disciplinei și planul de învățământ:**

Disciplina se bazează pe cunoștințe dobândite anterior la disciplinele Dispozitive electronice, Circuite integrate digitale, Circuite integrate analogice, Bazele tehnologice ale microelectronicii și concordă cu obiectivele planului de învățământ.

**6. Rezultatele învățării exprimate în competențe cognitive, tehnice sau profesionale**

Capacitatea de a proiecta până la nivel de transistor, structuri digitale complexe în tehnologii CMOS.

Capacitatea de a optimiza o structură dată folosind calculatorul, și de a îmbina pozitiv cunoștințele teoretice cu cele experimentale.

**7. Proceduri folosite la predarea disciplinei:**

Se utilizează proceduri mixte, adică:

Prezentarea cu retroproiectorul explicații la tablă.

**8. Sistemul de evaluare:**

*Evaluarea continuă: M*

*Activitatea la seminar / laborator / proiect / practică*

Ponderea în nota finală: M20%

Se evaluează funcție de gradul în care fiecare student reușește să ducă la bun sfârșit etapele legate de proiectul primit.

*Testele pe parcurs*

Ponderea în nota finală: \_\_\_%

## *Lucrări de specialitate T*

Ponderea în nota finală: T10%

Optional studenții pot prezenta o lucrare semestrială ce constă în elaborarea unui proiect sau a unei sinteze științifice ce tratează realizarea unor structuri aritmetice sau blocuri I/O. Temele propuse nu se regăsesc în structura cursului predate.

(Se utilizează pentru evaluarea competențelor generale și specifice pe baza unor lucrări elaborate de student precum: rezumate, sinteze științifice, eseuri tematice, referate, proiecte, rapoarte de activitate practică sau de cercetare, studii de caz, recenzii etc.)

*Evaluarea finală:* T(Se precizează: examen sau colocviu.)Examen

Ponderea în nota finală: T80%

Proba(ele):

1-Test grilă format din 7 întrebări. Fiecare întrebare are câte 4 răspunsuri din care unul este corect și restul greșite.

a-categoria de sarcini: test de cunoștințe cu întrebări închise /deschise,

b- condițiile de lucru timp 30 min, fără acces la bibliografie.

c-ponderea în nota finală a *Evaluării finale*: 20%

2- Trei probleme legate de proiectarea unor blocuri logice pe baza unor specificații impuse.

a- categoria de sarcini: dezvoltare tematică, rezolvare de probleme

b- condițiile de lucru: 90 minute, studenții au acces la materialul bibliografic utilizat pentru pregătirea examenului.

c-ponderea în nota finală a *Evaluării finale*: 80%

### **9. Conținutul disciplinei:**

#### **a) Curs**

I. Structura și modelarea tranzistoarelor MOS 4 ore

Tranzistoare MOS, caracteristici, ecuații ale curentului de drenă.

Ecuția tensiunii de prag, fenomene de ordinal II și impactul acestora asupra caracteristicilor tranzistorului MOS.

Modelarea tranzistorului MOS pentru folosirea în circuitele digitale.

Generalități legate de fabricarea circuitelor integrate CMOS digitale.

II Analiza și proiectarea inversorului CMOS 4 ore

Caracteristica de transfer și ecuațiile în regim cvasistaționar ale inversorului CMOS

Putera disipată și timpii asociați inversorului CMOS în regim de comutație.

Proiectarea inversorului CMOS, layout, exemple.

Alte familii de inversoare MOS, analiză și proiectare.

III Porți logice complexe CMOS și optimizarea timpului de propagare 4 ore

Poarta SI\_NU, analiză, proiectare și layout.

Poarta SAU\_NU analiză, proiectare și layout.

Metoda ‘Efortului Logic’; Minimizarea timpului de propagare printr-un circuit, utilizând Metoda Efortului Logic.

Porți logice complexe, proiectare și layout, exemple.

Structuri regulate; Implementarea circuitelor logice utilizând structurile regulate.

IV Porți de transmisie 4 ore

Caracteristicile porților de transmisie MOS, modelare și layout.

Sinteza porților logice cu porți de transmisie.

Sinteza unor structuri fundamentale cu porți de transmisie –SAU\_EXCLUSIV, multiplexoare, demultiplexoare, ALU, sumator de 1 bit.

V Circuite pentru aplicații diverse 4 ore

Circuite BiCMOS, structură, caracteristici.

Implementarea funcțiilor logice cu structuri BiCMOS.

Circuite ‘Triger Schmitt’, analiză și proiectare.

Oscilatoare în inel controlate în tensiune, analiză și proiectare.

Circuite utilizate pentru obținerea unor nivele de tensiune diferite de tensiunea de alimentare.

VI Circuite logice dinamice 4 ore

Circuite logice dinamice de tip NMOS și PMOS, interconectare, exemple.

Circuite logice dinamice de tip ‘DOMINO’, proiectare, exemple.

Circuite logice dinamice de tip ‘NORA’, proiectare, exemple.

Circuite logice dinamice cu un singur semnal de ceas.

VII Circuite logice diferențiale 2 ore

Avantajele și dezavantajele structurilor diferențiale, evaluarea timpului de propagare.

Sinteza funcțiilor logice utilizând circuite logice diferențiale, exemple.

Circuite logice diferențiale dinamice.

VIII Circuite secvențiale 5 ore

Implementarea cu porți statice CMOS-latch-ul RS, latch-ul D, CBB de tip JK și D.

Implementarea cu porți de transmisie-latch-ul D, CBB de tip D.

Proiectarea și evaluarea timpilor deasociați CBB-D, restricții impuse semnalului de ceas.

Variante de CBB-D ce utilizează un singur semnal de ceas.

Implementarea latch-urilor și CBB-D utilizând circuite logice dinamice-structuri active pe un front și pe ambele fronturi ale semnalului de ceas.

Implementarea latch-urilor și CBB-D utilizând circuite logice dinamice ce folosesc un singur semnal de ceas.

IX Memorii 4 ore

Memorii ROM implementate cu structuri de tip NAND și NOR.

Circuite auxiliare utilizate pentru memoriile ROM-decodificatoare de linii și coloane.

Memorii SRAM, proiectarea celulei de memorie, mărimi caracteristice.

Circuite auxiliare utilizate pentru memoriile SRAM, organizarea unui bloc de SRAM.

X Proiectarea blocurilor aritmetice 4 ore

Generalități

Sumatorul, moduri de implementare a celulei fundamentale.

Sumatorul cu transport succesiv, implementare, performanțe.

Sumatorul cu transport anticipat, implementare, performanțe.

Sumatoare implementate cu circuite dinamice-implementare cu circuite de tip NORA, sumatoare cu lanț Manchester.

Multiplicatorul matricial.

Multiplicatorul tip arbore Wallace.

Circuite de deplasare

XI Distribuția semnalelor de ceas și transferul datelor în circuit 3 ore

Distribuția semnalelor de ceas

Moduri de conectare a blocurilor logice-sincronă, mesosincronă, plesiosincronă.

Circuite secvențiale bazate pe latch-uri

Circuite cu generare internă a ceasului.

Total 42 ore

### **b) Aplicații**

1. Proiectarea unor circuite combinaționale simple 4 ore

Proiectarea porților elementare după specificații impuse, utilizând circuite logice

CMOS, circuite logice dinamice sau circuite logice diferențiale

Evaluarea performanțelor statice și dinamice utilizând simulări pre-layout.

2. Proiectarea subblocurilor de complexitate mică 8 ore

Proiectarea CBB, sumatorului elementar, amplificatorului de sens, celulei SRAM.

Evaluarea performanțelor statice și dinamice utilizând simulări prelayout.

Realizarea layout-ului și evaluarea parametrilor statici și dinamici utilizând simulări post-layout.

3. Proiectarea circuitelor de complexitate medie 16 ore

Proiectarea unor circuite de complexitate medie (sumatoare, multiplexoare, blocuri de memorie, codoare/decodoare).

Realizarea layout-ului și evaluarea performanțelor pre și post-layout.

Total 28 ore

### **10. Bibliografie selectivă**

1. (Autorul, (anul), Titlul, Editura, Orașul) John P. Uemura, 2002, CMOS Logic Circuit Design, Kluwer Academic Publishers, New York

2 R. Jacob Baker, 1998, CMOS Circuit Design, Layout, and Simulation, IEEE PRESS, New York.

- 3 Gheorghe Toacșe & Dan Nicula, 2005, *Electronică Digitală Dispozitive Circuite Proiectare*, Ed. Tehnică, București.
- 4 Ivan Sutherland, *Logical Effort*, 1999, Morgan Kaufmann Publishers Inc., San Francisco.
- 5 Harry Veendrick, 1998, *Deep-Submicron CMOS-ICs*, Kluwer, Deventer (The Netherlands).
- 6 Wayne Wolf, 1998, *Modern VLSI Design, Systems on Silicon*, Prentice Hall PTR, Upper Saddle River (NJ-USA).

**Semnături:**

|   |                    |
|---|--------------------|
| Titular curs: (numele și prenumele)         | Lazăr Alexandru    |
| Titular(i) aplicații: (numele și prenumele) | Ghinea Romeo Eugen |